

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-283864

(43)Date of publication of application : 29.10.1993

(51)Int.Cl.

H05K 3/46

(21)Application number : 04-109226

(71)Applicant : TDK CORP

(22)Date of filing : 02.04.1992

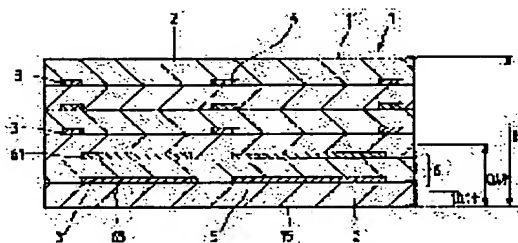
(72)Inventor : KONDO RYOICHI
NINOMIYA HIDEAKI
HAYASHI KATSUHIKO

(54) MULTILAYER CIRCUIT BOARD AND MANUFACTURE THEREOF

(57)Abstract:

PURPOSE: To reduce warpage, cracks, peeling by providing an inner wiring pattern and a large area conductor pattern wider than the wiring pattern as the conductor pattern, and providing the conductor pattern containing Ag as a main ingredient at a place of a special range of the entire thickness of a multilayer circuit board from one main surface of the board.

CONSTITUTION: A circuit board 1 is formed by integrally laminating conductor patterns 3 and insulating layers 2 formed of a green sheet of an insulating material. A large area conductor pattern 4 is generally ten times as wide as the width of an inner wiring pattern 5. A large area conductor pattern 6 has a total area per one insulating layer 30% or more and preferably 40% or more of the areas of main surfaces 11, 15 of the board. The pattern 5 is disposed at a place of 0.1-0.4t and more preferably 0.10t-0.35t from one main surface 15 when the thickness of the board 1 is t. If it is present on the other region without existing on this region, warpage, peeling, cracks are increased.



LEGAL STATUS

[Date of request for examination] 30.03.1999

[Date of sending the examiner's decision of rejection] 05.12.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3372050

[Date of registration] 22.11.2002

[Number of appeal against examiner's decision of rejection] 2000-20715

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-283864

(43)公開日 平成5年(1993)10月29日

(51) IntCl.⁵

H O 5 K 3/46

識別記号

庁内整理番号

FI

技術表示箇所

H 6921-4 E

Q 6921-4 E

S 6921-4E

審査請求 未請求 請求項の数7(全 9 頁)

(21)出願番号

特願平4-109226

(22) 出題日

平成4年(1992)4月2日

(71)出願人 000003067

ティーディーケー株式会社

東京都中央区日本橋1丁目13番1号

(72)発明者 近藤 良一

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

(72)発明者 二宮 秀明

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

(72)發明者 林 克彦

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

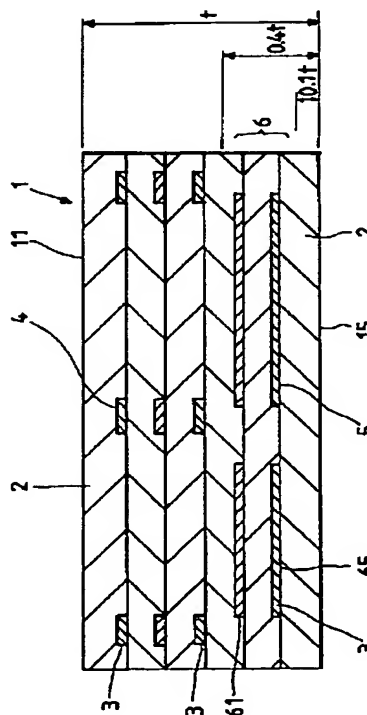
(74) 代理人 弁理士 石井 陽一

(54) 【発明の名称】 多層配線基板およびその製造方法

(57) 【要約】

【目的】 絶縁材料のグリーンシートに、Agを主成分とする導体材料のパターンを形成して積層し、1000℃以下で焼成して、複数の絶縁層2間に内部配線パターン5と、コンデンサ電極61、65等の大面積導体パターン4とを設けて多層配線基板1を得る際、基板の反りや、クラックや剥離を格段と減少させる。

【構成】 コンデンサ電極 6 1、6 5 等の大面積導体パターン 5 を多層配線基板 1 の一方の主面 1 5 から、全厚 t の $0.1 t \sim 0.4 t$ の位置の領域内に、基板中央からずらして設ける。



【特許請求の範囲】

【請求項1】 絶縁材料のグリーンシートに導体材料のパターンを形成して積層し、1000℃以下で焼成して、複数の絶縁層間に導体パターンを形成した多層配線基板において、

前記導体パターンは、内部配線パターンとそれより広巾の大面积導体パターンとを有するとともに、Agを主成分とし、

この大面积導体パターンを、多層配線基板の一方の主面から、基板の全厚tの0.1t～0.4tの位置に設けた多層配線基板。 10

【請求項2】 前記大面积パターンを0.10t～0.35tの位置に設けた請求項1の多層配線基板。

【請求項3】 前記大面积導体パターンは、前記主面の面積の30%以上を占めるものである請求項1または2の多層配線基板。

【請求項4】 前記大面积導体パターンは、2層以上の絶縁層上に形成された複数のコンデンサ電極パターンである請求項1ないし3のいずれかの多層配線基板。

【請求項5】 前記絶縁材料は、ガラス粉と耐火セラミック粉とを含むか、結晶化ガラス粉を含む請求項1～4のいずれかの多層配線基板。 20

【請求項6】 請求項1～5のいずれかの多層配線基板を製造するに当たり、前記各グリーンシートの表面側に前記パターンを形成し、各グリーンシートの表面と裏面とが互いに接するように積層して焼成する多層配線基板の製造方法。

【請求項7】 前記大面积パターンが中央より下方に位置するようにして焼成する請求項6の多層配線基板の製造方法。 30

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、低温焼成多層配線基板とその製造方法とに関する。

【0002】

【従来の技術】電子回路の高密度化や多機能化には、3次元構造による基板の多層配線化が必要であり、多層配線基板が多用されており、Ag等の低抵抗導体材料が使用可能な点で低温焼成多層配線基板が用いられている。

【0003】低温焼成多層配線基板は、主にグリーンシート法により以下のように作製される。すなわち、まず、ガラス粉と耐火セラミック粉とのガラスコンボジットか、結晶化ガラス粉を用意し、これにバインダ樹脂、溶剤等を加えてスラリー化し、シート状に成形し、これを乾燥して絶縁材料のグリーンシートを得る。次に、このグリーンシートに表裏接続用のスルーホールをパンチングし、シート上に導体ペーストを印刷するとともに、スルーホールにも導体ペーストを充填する。その後、複数のシートを位置合わせして積層し、加熱プレスして一体化し、1000℃程度以下で焼成する。 40

【0004】ところで、多層配線基板の多機能化も要求されており、コンデンサやインダクタ等の機能付加の要求が強くなっている。コンデンサ内蔵多層配線基板に関しては、特公平3-20918号公報に、コンデンサ部を基板厚さ方向のほぼ中央部に形成し、その上下に等しい厚さの内部配線用セラミック層を形成する旨の提案がある。

【0005】この提案においては、低温焼成多層配線基板であるか否かや、導体の種類について開示されていない。しかし、低温焼成基板において、Agを主成分とする導体を用い、基板主面面積の40%を超える大面积のコンデンサ電極パターンを基板厚さ方向の中央部に設けると、反り等の変形が生じることが判明した。特に、焼成時に高速昇温や、高速脱バインダを行うと、層間の剥離や、クラックや、反り等の変形は顕著となる。

【0006】

【発明が解決しようとする課題】本発明の主たる目的は、Agを主成分とする導体を用いた低温焼成多層配線基板において、コンデンサ電極等の大面积導体パターンを設けても、反り等の基板変形や、剥離、クラック等がきわめて少ない多層配線基板と、その有利な製造方法とを提供することにある。

【0007】本発明者らは、大面积導体パターンを設けるときの基板変形等の発生のメカニズムについて検討を行った。その結果、以下の(a)～(c)の知見を得ている。

【0008】(a) 脱バインダ時の問題

焼成は積層体をセッタ上に載置して行う。焼成の初期はバインダ樹脂の熱分解除去を主眼とするが、この際バインダは積層体から均一には抜けず、内部のバインダの分解が遅れる。この際、底部はセッタと接触しているため、脱バインダ中に、基板下方よりの非対称位置にバインダが多く残る非対称なバインダ分布を形成する。

【0009】バインダ分解に際しては寸法収縮をとともない、非対称で不均一なバインダ分布を生じると、脱バインダ時に成形体に大きなストレスが加わり、反りや、剥離や、クラックの原因となる。特に、この際、コンデンサ電極や、さらにはアース導体、電源導体等の大面积の導体パターンの存在は、これらを一層助長する。また、高速脱バインダもこれらをさらに顕在化させる。

【0010】(b) 焼結開始前後の問題

導体にAgを用いると、昇温中にAgがグリーンシート内に拡散していく。拡散したAgは、グリーンシート内のガラスの軟化点を下げ、焼結開始温度を下げる。このため大面积のAg導体パターンの存在は、その部分の焼結を他より早め、結果として焼成完了後に変形を生じる。特にコンデンサ部のようにグリーンシート上下に大面积パターンが存在するときには、その部分で顕著である。

50 【0011】(c) グリーンシート作製時の問題

グリーンシートの作製に際しては、原料スラリーをキャリアフィルム上に塗布しシート状に成形し、これを乾燥する。この乾燥の際、バインダ樹脂が移動し、キャリアフィルム側の樹脂量が減る。この結果、グリーンシートの厚さ方向の成形密度が不均一となり、反り等の焼成変形を生じる。

【0012】これら(a)～(c)の要因から、基板中央に大面積Ag導体パターンを設けると、各要因が助長しあって各種基板欠陥を生じるものであると知見された。

【0013】ところで、(a)の対策としては脱バインダ工程を長時間かけて行うことが考えられる。しかし、この方法は量産性、コストアップの点できわめて不利で実際のでない。

【0014】また、(b)の対策としては、粗粒化するなどAg粉体の活性を落したり、シートのガラスの軟化点をあげる等が考えられるが、導体抵抗を上昇させたり、焼結性や焼結マッチング性を低下させ、実用化できない。

【0015】さらに(c)の対策としては、グリーンシートの表裏交互にパターンを印刷して、これを積層することも考えられるが、表裏管理は量産上労力を要し、工程増を招き実際のでない。

【0016】また、積層体に荷重板を載せて焼成することも考えられるが、きわめて長時間の脱バインダ時間を要し、荷重板と基板との離型性を考える必要があるなど、これも実際のでない。

【0017】

【課題を解決するための手段】そこで、本発明者らは、上記(a)～(c)の諸要因が互いに打ち消すような大面積パターンの配置があるのではないかとこの着想を持つに至り、実験の結果下記(1)～(6)の本発明に到達した。

【0018】(1)絶縁材料のグリーンシートに導体材料のパターンを形成して積層し、1000℃以下で焼成して、複数の絶縁層間に導体パターンを形成した多層配線基板において、前記導体パターンは、内部配線パターンとそれより広巾の大面積導体パターンとを有するとともに、Agを主成分とし、この大面積導体パターンを、多層配線基板の一方の主面から、基板の全厚tの0.1t～0.4tの位置に設けた多層配線基板。

【0019】(2)前記大面積パターンを0.10t～0.35tの位置に設けた上記(1)の多層配線基板。

【0020】(3)前記大面積導体パターンは、前記主面の面積の30%以上を占めるものである上記(1)または(2)の多層配線基板。

【0021】(4)前記大面積導体パターンは、2層以上の絶縁層上に形成された複数のコンデンサ電極パターンである上記(1)ないし(3)のいずれかの多層配線基板。

【0022】(5)前記絶縁材料は、ガラス粉と耐火セラミック粉とを含むか、結晶化ガラス粉を含む上記(1)～(4)のいずれかの多層配線基板。

【0023】(6)上記(1)～(5)のいずれかの多層配線基板を製造するに当たり、前記各グリーンシートの表面側に前記パターンを形成し、各グリーンシートの表面と裏面とが互いに接するように積層して焼成する多層配線基板の製造方法。

【0024】(7)前記大面積パターンが中央より下方に位置するようにして焼成する上記(6)の多層配線基板の製造方法。

【0025】

【作用】(i)反りの減少

(a)の脱バインダ時の不均一なバインダ分解と、(c)のグリーンシート中のバインダの不均一分布は、グリーンシートの表裏方向を揃えて積層して焼成すると、セッタ側下方に凸の状態の反りを生じる。中心より下方側の大面積Ag導体パターンの存在は、(b)の作用によりこの反りを打ち消す。

【0026】(ii)剥離・クラックの防止

(a)の脱バインダ時にバインダ樹脂の分解は基板全体で均一には進行せず、図3に示されるように、基板のほぼ下半分セッタ側にバインダ樹脂の未分解残留域が存在する。残留域を図中斜線で示す。脱バインダ工程中期以降にもこの残留域は縮小はせず、残留バインダ樹脂濃度の低下の形でバインダ分解が進行する。このため残留域の外縁部では脱バインダ行程中は常にバインダ樹脂の濃度勾配が存在する。バインダ分解に伴ってセラミック成形体の収縮があるため、濃度勾配は内部ストレスの原因となり、図3に示されるバインダ残留域の外縁部(基板中央付近とセッタ側基板下部)では脱バインダ工程中強いストレスに曝される。この領域に大面積の導体パターンを設けると剥離、クラックが発生し易くなる。逆にこの領域(バインダ残留域の外縁部)を避ければ剥離、クラックを防止できる。具体的には、基板の上部表面近く(脱バインダ工程初期に急速に分解進行、以後低濃度)および残留域内部(穏やかで均一に近い分解)になる。ただし基板上部表面近くにAg導体を大面積にわたって設けると前述の基板反りの問題が生じる。

【0027】

【具体的構成】以下、本発明の具体的構成について詳細に説明する。図1には、本発明の多層配線基板1の1例が示される。図1の多層配線基板1は、それぞれ導体パターン3を有し、絶縁材料のグリーンシートから形成された6枚の絶縁層2を積層一体化して形成されている。

【0028】この例では、最上層の直下3層の絶縁層2には導体パターン3が、信号配線、コイル導体等の内部配線パターン4として形成されている。そして、その下の2層の絶縁層2上には、導体パターン3が、大面積導体パターン5として形成されており、これらがコンデン

5

サ電極61、65を構成してコンデンサ部6が内蔵されている。

【0029】このような場合、大面積導体パターン5は、通常100～200 μm 程度以下の内部配線パターンの配線巾より、概ね10倍以上広いものである。また大面積導体パターン6は、絶縁層全面に設けられていても、その一部に設けられていても、図示のように複数個相互に離間部をもって設けられていてもよいが、その面積の絶縁層1層当りの総計は、基板主面11、15の面積の30%以上、特に40%以上存在することが好ましい。このような場合、本発明の実効はきわめて高いものとなる。なお、コンデンサ部6を一方の主面15から0.1 μm ～0.4 μm の領域内に設ける場合、2層ないし3層以上設けられる各コンデンサ電極層の1層あたりの総計面積は、基板主面11、15の面積の90%程度以下であることが好ましい。

【0030】このような大面積導体パターン5は、基板1の厚さを t としたとき、一方の主面15から、0.1 μm ～0.4 μm （有効数値1桁）、より好ましくは0.10 μm ～0.35 μm （有効数字2桁）の位置に配置される。この領域に大面積導体パターン6を存在させずに他の領域に存在させたときには、反り、剥離、クラックが臨界的に増大してしまう。

【0031】また、大面積導体パターン5は、図示のコンデンサ電極61、65のように、コンデンサ部6を構成する1層あるいは2層以上の絶縁層2に、2層ないし3層以上形成されているとき、本発明の欠陥防止効果は倍加する。従って、コンデンサ部6、より具体的にはコンデンサ部6のコンデンサ電極61、65の両最外面が、一方の主面15からともに0.1 μm ～0.4 μm の領域内に存在することが好ましい。

【0032】このようにコンデンサ部6を一方の主面から0.1 μm ～0.4 μm の領域内に設けたときには本発明の実効は生じるので、他の領域にさらにアース電極等の大面積導体を配置することも許容される。ただし、一方の主面15から0.1 μm 未満までと、0.4 μm 超の領域に存在する大面積導体パターンの総計面積は、0.1 μm ～0.4 μm の領域内の大面積パターンの総計面積の50%以下、特に0～30%とすることが好ましい。

【0033】このように、0.1 μm ～0.4 μm の領域内に大面積導体パターンを形成することにより、図1に示されるように、その上方に、コイル、信号配線等の内部配線パターン4を形成することができる。この結果、基板主面面積を小さくすることができ、基板サイズが小型化する。また、このようにコンデンサ部の上方にコイル部を設ければ基板内にコンデンサ部とコイル部等とを並列配置することがなくなるので、結果としてコイルの巻きターン数を増加することもできる。また、コンデンサ部の上方に信号配線部を設ければ、コンデンサ部に分断されることなく、自由に信号配線を引き回すことがで

6

き、配線や回路設計上の自由度ができる。これらから、特性の高い小型の配線基板が実現するという副次的な効果も生じる。

【0034】本発明において導体材料は、比抵抗の小さいAgを主成分とする。Agの融点は960℃であるので、焼成は1000℃以下、特に800～950℃で焼成を行うことが好ましい。Agとしては、銀の含有量が90重量%以上のもの、特に純度99.9重量%以上の純銀、あるいはこれに5重量%程度以下のPd等を含ませたものを用いることが好ましい。このように、特に純銀を用いることにより比抵抗をきわめて小さくすることができる。導体パターンの形成方法としては、導体ペーストの印刷または転写を行う等の方法が一般的である。

【0035】導体ペーストにてパターンを形成する場合、用いる銀粉等の導体粉の平均粒径（異方性のある時には長軸径）は、0.5～20 μm 程度とするのが好ましい。粒径が小さすぎると、導体ペースト中の無機成分の含有量が低下し、緻密なパターンを形成できなくなってくる。また粒径が大きすぎると、スクリーン印刷、転写法等によるパターンの形成が困難となってくる。また、銀粉の形状等には特に制約はないが、その一部または全部を鱗片状のものとしてもよい。導体ペースト中の導体粉（銀粉）の含有量は、60～90重量%、特に70～85重量%とするのが好ましい。含有量が少ないと、比抵抗が減少したり、焼成後のパターンの一部が断線したりする。また大きすぎると、ペーストの粘度が増大し、パターン形成が困難となってくる。

【0036】導体ペーストには、ガラスフリットを添加することもできる。導体ペーストに含有させるガラスフリットは、700～850に軟化点を有するガラスを用いることが好ましい。用いるガラスフリットの組成には特に制限はないが、特に下記の組成が好ましい。

【0037】

SiO₂ : 50～70重量%

Al₂O₃ : 6～10重量%

アルカリ土類金属酸化物の1種以上 : 18～30重量%

【0038】この場合、アルカリ土類金属酸化物としては、SrO、CaOおよびMgOの1種～3種が好ましい。またZrO₂等が含有されていてもよい。ガラスフリットの平均粒径には特に制限はないが、通常、0.5～2.0 μm 程度のものを用いる。

【0039】導体ペースト中のガラスフリットの含有量は1～10重量%が好ましい。また、ガラスフリットは、導体粉に対して2～10重量%含まれることが好ましい。導体ペーストには、銀粉等の導体粉とガラスフリットの他、ビヒクルが含まれる。ビヒクルとしては、エチルセルロース、ポリビニルブチラール、メタクリル樹脂、ブチルメタアクリレート等のバインダ、テルピネオール、ブチルカルビトール、ブチルカルビトールアセテ

ート等の溶剤、その他各種分散剤、活性剤、可塑剤等が挙げられ、これらのうち任意のものが目的に応じて適宜選択される。ビヒクルの添加量は、ペースト中、10～20重量%程度とすることが好ましい。

【0040】このような導体ペーストは焼成後の厚さが5～20 μm 程度、特に8～150 μm 程度となるように成膜することが好ましい。成膜方法は公知のスクリーン印刷法、転写法などによればよい。なお、大面積導体パターン以外の内部配線パターンの配線巾は100～200 μm 程度である。

【0041】導体ペーストのパターンを形成するグリーンシートは、第1の態様では、絶縁材料として、ガラスと、酸化物の耐火セラミックとを含有する。酸化物耐火セラミックとしては、例えば Al_2O_3 、 $\text{R}_2\text{Ti}_2\text{O}_7$ （Rはランタノイド元素の1種以上）、 $\text{Ca}_2\text{Nb}_2\text{O}_7$ 、 MgTiO_3 、 SrZrO_3 、 TiO_2 、 $\text{SnO}_2 \cdot \text{TiO}_2$ 、 ZrTiO_4 、 $\text{Ba}_2\text{Ti}_9\text{O}_{20}$ 、 $\text{Sr}_2\text{Nb}_2\text{O}_7$ 、 CaTiO_3 、 SrTiO_3 、 SrSnO_3 等の1種以上を挙げることができる。この場合、用いる酸化物は、化学量論組成から多少偏倚した組成であってもよく、偏倚した組成のものとの混合物、あるいは偏倚した組成のものの同志の混合物であってもよい。

【0042】グリーンシート中の酸化物セラミックの含有量は20～40重量%とするのが好ましい。多すぎると焼結性が悪化してくる。また、少なすぎると誘電体基板の抗析強度が低下してくる。また酸化物セラミック粉の平均粒径は0.5～3 μm 程度が好ましい。平均粒径が小さすぎると、シート形成が困難となり、また大きすぎると強度不足となってくる。

【0043】ガラス粉としては、軟化点が700～800℃程度のガラスを用いることが好ましい。軟化点が高すぎると、好適温度での焼成が困難となり、軟化点が低すぎると、シート成形時のバインダーが抜けにくく、絶縁性に問題が出る。

【0044】用いるガラス粉の組成に特に制限はないが、前記の範囲の焼成温度で高強度のグリーンシートが得られる等の点から下記の組成が好ましい。

【0045】

SiO_2 : 50～70重量%

Al_2O_3 : 6～10重量%

アルカリ土類金属酸化物の1種以上 : 18～30重量%

B_2O_3 : 0～5重量%

【0046】アルカリ土類金属酸化物としては、 SrO 、 CaO および MgO の1種以上、特に前記3種を併用することが好ましい。

【0047】また、ガラスの平均粒径にも特に制限はないが通常成形性等を考慮して1～3 μm 程度のものを用いる。グリーンシート中のガラスの含有量は40～60重量%とするのが好ましい。含有量が少なすぎると焼結性が悪化し、多すぎると抗析強度が低下してくる。

【0048】絶縁材料としては、熱処理により微結晶が析出する結晶化ガラスを用いることもできる。この場合には、アノーサイト($\text{CaAl}_2\text{Si}_2\text{O}_8$)、セルジアン($\text{BaAl}_2\text{Si}_2\text{O}_8$)、ネフェリン(NaAlSiO_4)、スフェン(CaTiSiO_5)、コーゼライト($\text{Mg}_2\text{Al}_2\text{Si}_5\text{O}_{15}$)、スポジューメン($\text{LiAlSi}_2\text{O}_6$)等のケイ酸塩あるいはアルミノケイ酸塩を析出するガラス組成物を用いる。

【0049】このような誘電体材料は、焼結前にビヒクルを加えてスラリーとされる。ビヒクルとしては、エチルセルロース、ポリビニルブチラール、メタクリル樹脂、ブチルメタアクリレート等のバインダ、テルピネオール、ブチルカルビトール、ブチルカルビトールアセテート、アセテート、トルエン、アルコール、キシレン等の溶剤、その他各種分散剤、活性剤、可塑剤等が挙げられ、これらのうち任意のものが目的に応じて適宜選択される。ビヒクルの添加量は、酸化物セラミックとガラスの合計量あるいは結晶化ガラス100重量部に対し、65～85重量%程度とすることが好ましい。

【0050】本発明の多層配線基板は、以下のようにして製造される。まず、前述の導体ペーストを作製する。同時に、前述のスラリーを用い、例えばドクターブレード法により、絶縁材料のグリーンシートを所定枚数作製する。次いで、グリーンシート上にパンチングマシンや金型プレスを用いてスルーホールを形成し、その後、導体ペーストを各グリーンシート上に、例えばスクリーン印刷法により印刷し、所定の導体パターンもを形成するとともに、これをスルーホール内に充填する。このような場合、通常は、基板ごとのパターンを複数個アレイ状に配列したパターンを大寸法のグリーンシート上に形成する。

【0051】次いで、各グリーンシートを重ね合せ、熱プレス(約40～120℃、50～1000 Kg/cm^2)を加えてグリーンシートの積層体とし、脱バインダー処理、切断用溝の形成等を行う。この後、グリーンシートの積層体を通常空気中で、前記の温度で焼成、一体化する。そして、これを通常チップ化して多層配線基板を得る。そして、必要に応じて外部導体用ペーストを印刷し、焼成して外部導体を形成する。

【0052】このような場合、グリーンシートにスクリーン印刷等する際には、キャリアフィルムにてグリーンシートを支持した状態で、その表面に導体ペーストのパターンを形成する。そして、キャリアフィルムより剥離した後、各グリーンシートの表面と、キャリアフィルム側裏面とが互いに接するように、その表裏方向を揃えて積層する。このようにすれば、シートの表裏管理が不要となり、量産上きわめて有利である。また、Agによるセッタ汚染もなくなる。

【0053】焼成は、積層体をセッタ上に載置して行う。この場合、焼成に際しては、前記の大面積導体パ

ーン5が0.1t~0.4tに位置する側の主面15側をセッタ側に置く。従って、焼成の際にコンデンサ部6等の大面積導体パターン5が中心より下方に位置しさえすれば、積層の際の積層順は、コンデンサ部6が上方側に位置してもよい。このようにして、荷重板を必要とすることなく、高速の脱バインダと昇温を行っても、欠陥のない基板を得ることができる。

【0054】なお、焼成は空気中にて、前記の焼成温度で5分~15分間保持することによればよく、また脱バインダ工程の昇温スピードは8~15℃/分、その他の昇温スピードは15~20℃/分程度とすればよい。

【0055】

【実施例】以下、本発明の具体的実施例を挙げ本発明をさらに詳細に説明する。

実施例1

純度99.9%、平均粒径1μmの銀粉92.7重量%、平均粒径1μmの球状Pd粉0.94重量%およびガラス粉6.4重量%を用意した。ガラス粉としては、SiO₂:53.05重量%、SrO:36.04重量%、Al₂O₃:10.91重量%の組成の平均粒径1μmのものをを用いた。このガラスの軟化点は845℃である。これらの混合物にビヒクルを添加し、3本ロールで混練して内部導体ペーストとした。

【0056】これとは別にガラス粒子60重量%と、Al₂O₃粒子40重量%との絶縁材料を用意した。そしてこの絶縁材料にビヒクル添加し、ボールミルで混合してスラリー化してスラリーを得た。ガラス粒子の組成は、SiO₂:62重量%、Al₂O₃:8重量%、B₂O₃:4重量%、SrO:19重量%、CaO:4重量%、MgO:3重量%であり、軟化点は815℃であった。

【0057】このスラリーを用い、ドクターブレード法により、65mm×56mm、厚さ70μmと180μmの2種のグリーンシートを作製した。このグリーンシートのうち180μm厚10枚と70μm厚1枚の計11枚を用いて、コンデンサ内蔵の多層配線基板用の積層体を形成した。より具体的には、180μm厚のグリーンシートを10枚用意し、このうち8枚の表面には、焼結後のパターン巾が100μm、パターン面積計が基板主面面積の15%となるように内部配線パターンを形成した。また、このうち1枚は無印刷とした。さらに、このうちの1枚と70μm厚のものには、その表面に、図1に示されるようなコンデンサ電極61、65用の大面積導体パターンを、その面積が、焼成チップ化後、基板主面面積の60%となるように形成した。なお、各導体パターンの焼結後の厚さは12μmとした。

【0058】そして、大面積導体パターン担持グリーンシートのうち、下方に180μm厚、上方に70μm厚のものがくるように積層してコンデンサ部とし、これを計8枚の180μm厚の内部配線パターン担持グリーン

シート間の所定の位置に介在させ、最上層として無印刷180μm厚グリーンシートを積層して一体化した。この際、当然のことながら、各グリーンシートの表裏を描いて積層を行った。

【0059】これにより、70μm厚のグリーンシートで形成されるコンデンサ部が内蔵された積層体が形成されたサンプルC~Iを得た。表1には、サンプルC~Iにおけるコンデンサ部の70μm厚グリーンシートの積層位置が示される。なお、上下する導体パターン間は所定のスルーホールで接続した。

【0060】これとは別に、計9枚の180μm厚の内部配線パターン担持グリーンシートを積層した上に、上記のコンデンサ部を積層したサンプルBを得た。また、計10枚の180μm厚の内部配線パターン担持グリーンシートを積層した上に、無印刷180μm厚グリーンシートを積層して、コンデンサ部を設けないサンプルAも作製した。さらに、2枚の大面積導体パターン担持グリーンシートの厚さをともに70μmとして、これらを積層した上に、8枚の内部配線パターン担持180μm厚グリーンシートと、最上層無印刷180μm厚グリーンシートを積層したサンプルJを作製した。

【0061】このようにして積層体サンプルA~Jを作製した後、これを最下層がセッタに接するように載置して、空气中で焼成した。焼成温度プログラムは下記のとおりである。

【0062】

100~150℃	9分
150~350℃	15分
350~700℃	15分
700~900℃	15分
900℃	12分
900℃~室温	30分

【0063】焼成後のサンプルB~Cの厚さは1.45mmであり、各サンプルの横方向寸法は60mmであった。各サンプルをそのままの状態で平板上に載置し、基板の反りを測定した。反り量aは、図2に示されるように、下に凸に反った場合、基板載置面から端部上端μmでの距離aから、基板厚さtを減じた値である。なお、下に凸を正の符号、上に凸に反ったときは負の符号がつく。各サンプル計20個の平均反り量aを表1に示す。

【0064】次いで、各サンプルをチップ化して、多層配線基板を得た。各基板端面の内部クラックの発生状態を光学顕微鏡で観察した。基板サンプル100個あたり何個のサンプルに内部クラックが発生したかを表1に示す。

【0065】また、各基板における下方大面積導体パターンの平均下面位置と、上方大面積導体パターンの平均上面位置とを測定した。結果を表1に示す。

【0066】

【表1】

表 1

サンプル	コンデンサ部 絶縁層位置	大面積導体パターン の位置		反り量 (mm)	内部クラック 発生率
		下面	上面		
A	なし	-	-	0.31	0/100
B	11層目 (最上層)	0.96t	t	0.42	0/100
C	10層目	0.77t	0.81t	0.30	0/100
D	8層目	0.58t	0.62t	0.24	12/100
E	7層目	0.48t	0.52t	0.18	6/100
F (本発明)	6層目	0.39t	0.42t	0.10	0/100
G (本発明)	5層目	0.29t	0.33t	0.02	0/100
H (本発明)	4層目	0.19t	0.23t	0.02	0/100
I (本発明)	3層目	0.10t	0.12t	-0.03	0/100
J	2層目	0.04t	0.08t	-0.12	2/100

【0067】表1に示される結果から、本発明の効果が明らかである。

【0068】実施例2

絶縁材料を、 SiO_2 35wt%、 CaO 6wt%、 SrO 8wt%、 Al_2O_3 12wt%、 ZrO_2 10w

t%、 PbO 26%、 B_2O_3 3wt%の組成の結晶化ガラスにかえた他は、実施例1と同様にして各サンプルを作製した。結果を表2に示す。

【0069】

【表2】

表 2

サンプル	コンデンサ部 絶縁層位置	大面積導体パターン の位置		反り量 (mm)	内部クラック 発生率
		下面	上面		
A	なし	-	-	0.52	0/100
B	11層目 (最上層)	0.96t	t	0.56	0/100
C	10層目	0.77t	0.81t	0.49	0/100
D	8層目	0.58t	0.62t	0.28	10/100
E	7層目	0.48t	0.52t	0.20	5/100
F (本発明)	6層目	0.39t	0.42t	0.10	0/100
G (本発明)	5層目	0.29t	0.33t	0.03	0/100
H (本発明)	4層目	0.19t	0.23t	0.03	0/100
I (本発明)	3層目	0.10t	0.12t	-0.02	0/100
J	2層目	0.04t	0.08t	-0.10	2/100

【0070】表2に示される結果から本発明の効果が明らかである。

【0071】なお、実施例1、2において、焼成プログラム中、150～350℃の脱バインダ工程時間を15分から40分にとすると各サンプルともクラック発生率は0/100となり、反り量aも半分以下となった。

【0072】

【発明の効果】本発明によれば、反りがきわめて小さく、クラックや剥離がきわめて少ない多層配線基板が短い焼成時間で得られる。

【図面の簡単な説明】

【図1】本発明の多層配線基板の1例を示す断面図である。

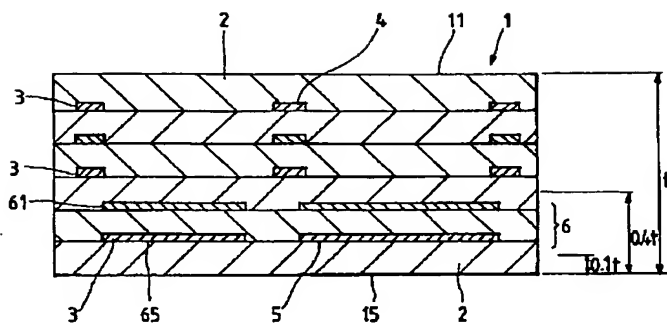
【図2】多層配線基板の反り量の測定方法を示す正面図である。

【図3】多層配線基板の焼成時のバインダ樹脂の分解状況を説明するための図である。

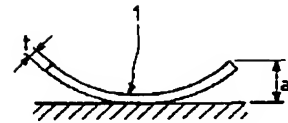
【符号の説明】

- 1 多層配線基板
- 2 絶縁層
- 3 導体パターン
- 4 大面積導体パターン
- 5 内部配線パターン
- 6 コンデンサ部
- 61、65 コンデンサ電極

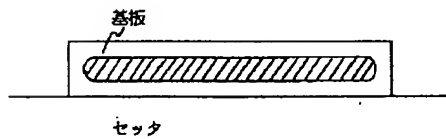
【図1】



【図2】



【図3】



【手続補正書】

【提出日】平成4年5月18日

【手続補正1】

【補正対象書類名】図面

【補正対象項目名】図3

【補正方法】変更

【補正内容】

【図3】

